

Tesis Dirigidas

DOCTORADO

Desarrollo de un sistema de monitoreo para máquinas-herramienta basado en FPGA

M. en C. Roque Alfredo Osornio Ríos
Facultad de Ingeniería – UAQ
8 de Junio de 2007

Desarrollo de un sistema de monitoreo para máquinas-herramienta basado en FPGA

M. en I. Luis Alfonso Franco Gasca
Facultad de Ingeniería – UAQ
8 de Junio de 2007

MAESTRÍA

Implementación de una red neuronal autoajustable en un FPGA para un servomotor

Ing. Gerardo Leyva Soto
Facultad de Ingeniería - UAQ
11 de Julio de 2008

Análisis de corriente en motores de inducción alimentados por inversor

Ing. Jesús Roberto Millán Almaraz
FIMEE – U. de Gto.
4 de Julio de 2008
Monitoreo de vibraciones para detección de fallas mecánicas

Ing. Luis Miguel Contreras Medina
FIMEE – U. de Gto.
27 de Junio de 2008
Detección de fallas en motores de inducción mediante análisis de vibraciones

Ing. José de Jesús Rangel Magdaleno
FIMEE – U. de Gto.
27 de Junio de 2008

Monitoreo de la calidad de la energía eléctrica

Ing. Jorge Lara Cardoso
FIMEE – U. de Gto.
27 de Junio de 2008
Unidad USB de control de posición y generación de perfiles para un intercambiador automático de herramientas

Ing. Luis Morales Velázquez
Facultad de Ingeniería - UAQ
25 de Septiembre de 2007

Perfiles polinomiales de movimiento para máquinas CNC

Ing. Jesús Rooney Rivera Guillén
FIMEE – U. de Gto.
2 de Agosto de 2007

Monitoreo de fallas en motores de inducción mediante la técnica MCSA

Ing. José Alberto Vite Frías
FIMEE – U. de Gto.
5 de Julio de 2007

Reconocimiento de lugares para robots móviles con visión activa

Ing. Gerardo Trejo Caballero
FIMEE – U. de Gto.
29 de Marzo de 2007

Descripción VHDL de los bloques funcionales de un controlador digital PID

Ing. José Ángel Colín Robles
Facultad de Ingeniería - UAQ
8 de Diciembre de 2006

Diseño para implementación en hardware de un controlador digital PID

Ing. Mariano Hernández Vargas
Facultad de Ingeniería - UAQ
8 de Diciembre de 2006

IP Core para la transformada discreta del coseno de 1024 puntos

Ing. Ulises Silverio Mendoza Camarena
FIMEE – U. de Gto.
Noviembre de 2006

Procesamiento morfológico de imágenes bajo VHDL y FPGA

Ing. Piero Rangel Fonseca
FIMEE – U. de Gto.
Diciembre de 2005

Descripción VHDL de un transceptor de datos para control distribuido

Ing. Jorge Alberto Acosta Alejandro
FIMEE – U. de Gto.
Septiembre de 2005

Síntesis digital directa optimizada para lógica programable

Ing. Francisco Jr. Ramos González
FIMEE – U. de Gto.
Agosto de 2005

LICENCIATURA

Diseño de un inversor de frecuencias utilizando la técnica PWM con VHDL

Fernando Ortiz Segovia
FIMEE – U. de Gto.
1 de Septiembre de 2008

Analizador de vibraciones con sensor PWM

Luis Alberto Vera Salas
FIMEE – U. de Gto.
22 de Julio de 2008

Analizador de vibraciones con interfaz SPI

Sandra Verónica Moreno Tapia
FIMEE – U. de Gto.
22 de Julio de 2008

Interfaz FPGA Spartan-3 a relevadores

Edgar Pantoja Corrales
FIMEE – U. de Gto.
30 de Junio de 2008

Detección en línea de daños en las barras de motores eléctricos mediante la técnica MCSA

Juana Ahydé Saavedra Páramo
FIMEE – U. de Gto.
27 de Junio de 2008

Análisis de los armónicos producidos por un variador de frecuencia

Jorge Alejandro Preciado López
FIMEE – U. de Gto.
2 de Junio de 2008

Algoritmos polinomiales con FPGA

Servando Barroso Rivas
FIMEE – U. de Gto.
30 de Mayo de 2008

Interfaz de bajo voltaje a TTL y TTL a bajo voltaje para la plataforma Spartan-3 de Xilinx

Javier Castro Ríos
FIMEE – U. de Gto.
30 de Mayo de 2008

Algoritmo automático de ganancia programable para sistemas de adquisición de datos

José Iván Meza Ramírez
FIMEE – U. de Gto.
15 de Febrero de 2008

Control de 4 motores a pasos por medio de un FPGA para el control de platinas de precisión

Juan Pablo Amézquita Sánchez
FIMEE – U. de Gto.
18 de Enero de 2008

Lector de tarjetas de proximidad en FPGA

José Roberto Razo Hernández
FIMEE – U. de Gto.
14 de Diciembre de 2007

Control de motor a pasos para robot de 3 grados de libertad

Agustín Filoteo Razo
FIMEE – U. de Gto.
9 de Noviembre de 2007

Interfaz con módulo de teclado matricial y pantalla de cristal líquido para tarjeta Spartan 3E

Erik Díaz Murillo
FIMEE – U. de Gto.
21 Septiembre de 2007

Osciloscopio digital implementado en un FPGA

Iván Israel Ventura Cabrera
FIMEE – U. de Gto.
4 de Julio de 2007

Red neuronal con entrenamiento en FPGA

Ernesto Ordóñez Cárdenas
FIMEE – U. de Gto.
28 de Junio de 2007

Estudio de la aplicación de un filtro Notch en la técnica MCSA para detección de fallas

Juan Pablo Rico Ascencio
FIMEE – U. de Gto.
25 de Mayo de 2007

Ensamblador del MICRO FIMEE-08 y compilador VHDL

Javier Romero Zapata
FIMEE – U. de Gto.
2 de Febrero de 2007

Sistema de detección audio-visual de apertura y cierre de puertas con desplegado VGA aplicado a moteles

Mauricio Magdaleno Cabrera
FIMEE – U. de Gto.
19 de Enero de 2007

Sistema de adquisición de datos basado en el microprocesador Micro-FIMEE-08

Aurora Martínez Martínez
FIMEE – U. de Gto.
15 de Diciembre de 2006

Conversión a escala de grises de imagen RGB en FPGA
Israel Juárez Chávez
FIMEE – U. de Gto.
15 de Diciembre de 2006

Generador de funciones implementado en un FPGA usando síntesis digital directa y la técnica de compensación de Sunderland
Alejandro Aguilera Gasca
FIMEE – U. de Gto.
13 de Diciembre de 2006

Procesador morfológico de imágenes
Daniel Arturo Razo Montes
FIMEE – U. de Gto.
8 de Septiembre de 2006
Cum Laude

Realización de filtros digitales bajo VHDL
César Augusto Mata Jiménez
FIMEE – U. de Gto.
18 de Agosto de 2006

Interfaz Spartan-3 con cámara digital OV7648
José Hugo Barrón Zambrano
FIMEE – U. de Gto.
17 de Agosto de 2006
Cum Laude

Sistema de control simultáneo de 4 motores a pasos con FPGA
José de Jesús Rangel Magdaleno
FIMEE – U. de Gto.
3 de Agosto de 2006
Cum Laude

Efectos de longitud finita de palabra en filtros digitales adaptivos
Andrés Frías Velázquez

FIMEE – U. de Gto.
Septiembre de 2005
Summa Cum Laude

Core HDL para el cómputo de la FFT de 1024 puntos mediante la mariposa radix-4
José Alberto Vite Frías
FIMEE – U. de Gto.
Junio de 2005
Cum Laude

Procesador para la transformada wavelet discreta de señales unidimensionales
Alejandro Ordaz Moreno
FIMEE – U. de Gto.
Junio de 2005
Cum Laude

Descripción VHDL de un microprocesador CISC de 8 bits con extendido de instrucciones
Omar Tim Vázquez Palatto
FIMEE – U. de Gto.
Noviembre de 2004

Descripción VHDL de un Procesador Digital de Señales de Punto Fijo
Manuel Alejandro Ramírez Mina
FIMEE – U. de Gto.
Octubre de 2004