

Universidad de Guanajuato

FIMEE

Departamento de Electrónica

Manual de prácticas

Sistemas Digitales

Catedrático: Dr. René de J. Romero Troncoso

Verano 2006.

Contenido:

Introducción

Recomendaciones generales de uso

Práctica 1: **Simulación bajo VHDL**

Práctica 2: **Síntesis bajo la plataforma Xilinx Spartan-3**

Práctica 3: **Circuitos básicos**

Práctica 4: **Temporizadores I**

Práctica 5: **Temporizadores II**

Práctica 6: **Interfaces I**

Práctica 7: **Interfaces II**

Práctica 8: **Secuenciador**

Proyectos de fin de curso

Lista de equipo y materiales

Bibliografía

Introducción

Los extraordinarios avances de la tecnología electrónica, particularmente el cómputo reconfigurable, obligan al profesionista del área a conocer y manejar las técnicas y herramientas modernas disponibles para el diseño. Fundamentalmente el diseño digital moderno requiere el manejo de dos sistemas: herramientas CAD/CAE y sistemas de desarrollo con FPGA (*Field Programmable Gate Array*). Atentos a estas necesidades, el presente manual de prácticas ha sido preparado para cubrir los principales aspectos de las técnicas modernas de diseño digital que permitan, por un lado, realizar planteamientos abstractos del modelo digital deseado por medio de lenguajes descriptivos de hardware como el VHDL (*Very high-speed integrated circuit Hardware Description Language*); y por otro lado obtener la realización física del modelo abstracto en un circuito integrado tipo FPGA.

Las 8 prácticas del presente manual están diseñadas para incorporar paulatinamente al estudiante avanzado del área de los sistemas digitales con el uso de las herramientas modernas de diseño, en conjunto con aplicaciones de mediana complejidad, propias de un curso de especialidad dentro de la licenciatura de electrónica y afines.

La práctica 1 consiste en familiarizarse con el entorno descriptivo y de simulación VHDL. En la práctica 2 se le enseña al estudiante a utilizar la plataforma de síntesis FPGA de la familia Xilinx Spartan-3 donde la descripción VHDL es convertida a un circuito integrado de cómputo reconfigurable. Algunos circuitos básicos, tanto combinacionales como secuenciales son sintetizados en la práctica 3. Las prácticas 4 y 5 consisten en la síntesis de diversos circuitos temporizadores, básicos en la mayoría de las aplicaciones de los sistemas digitales. Las prácticas 6 y 7 tienen como finalidad el diseño y realización de diversas interfaces entre un sistema digital y algunos elementos digitales disponibles de manera común. La práctica 8 consiste en la aplicación de los conocimientos avanzados de los sistemas digitales para la solución de un problema específico utilizando un secuenciador universal.

El presente manual contiene además una sección de recomendaciones generales de uso, donde se le indican al estudiante las normas de seguridad personal y del equipo, así como se le proporciona la metodología de realización de las prácticas y la elaboración del reporte. Por otro lado, también se proporciona una lista descriptiva de posibles proyectos de fin de curso donde se reforzarán los conocimientos adquiridos. Asimismo, se presenta una lista con el equipo y materiales a utilizar durante el curso, incluyendo la bibliografía necesaria para complementar el estudio.

Las presentes prácticas están diseñadas para ser realizadas a la par con el estudio de una materia avanzada de sistemas digitales, preferentemente para estudiantes que cursen los últimos 3 semestres o equivalentes de una licenciatura en electrónica o afines.

Como requisitos previos al buen desarrollo de las prácticas propuestas se recomienda haber cursado un laboratorio de electrónica general y cursos básicos de electrónica digital donde hayan sido cubiertos los temas de lógica combinacional y lógica secuencial, incluyendo sus respectivas prácticas de laboratorio.

René de J. Romero Troncoso
Salamanca, Gto., Verano 2006.

Recomendaciones generales de uso

1. Seguridad

El correcto desarrollo de las prácticas incluidas en el presente manual requiere de un adecuado manejo del equipo y los materiales de laboratorio para garantizar la seguridad de los usuarios y del instrumental del laboratorio, por lo que todos los usuarios deberán seguir y respetar las siguientes normas:

- a) Lea cuidadosamente la práctica antes de comenzar la sesión.
- b) Algunas prácticas requieren preparación previa de los modelos de los circuitos a sintetizar. En estos casos el estudiante deberá comenzar la práctica a partir de este modelo previamente preparado. Si no inicia con el modelo previo le será negado el acceso al laboratorio y no podrá realizar la práctica.
- c) Preste atención a las indicaciones del instructor en cuanto al desarrollo de la práctica.
- d) Respete las normas de seguridad del laboratorio.
- e) Utilice el equipo y los materiales de acuerdo con sus manuales de usuario.
- f) Si tiene dudas, consulte al instructor.

2. Desarrollo

El instructor deberá guiar y supervisar el correcto desarrollo de las prácticas dando indicaciones de los pasos a seguir en cada punto de las mismas. El usuario deberá mostrar al instructor los resultados obtenidos en cada punto antes de pasar al punto siguiente.

3. Elaboración del reporte

El estudiante deberá entregar un reporte de la práctica realizada justo al inicio de la siguiente práctica. Este reporte se presenta en forma grupal (por equipo de laboratorio) y deberá contener los siguientes puntos:

- a) Introducción
- b) Objetivos
- c) Desarrollo
- d) Cuestionario
- e) Conclusiones
- f) Observaciones

g) Bibliografía

4. Proyecto final

Los estudiantes contarán con dos semanas, a partir de la realización de la práctica 8, para elaborar el proyecto final de forma grupal, mismo que será evaluado por el titular de la materia. El proyecto deberá ser funcional como se especifica en su descripción y se entregará un reporte del mismo, también en forma grupal.

Práctica 1

Simulación bajo VHDL

Objetivos.

Conocer el entorno de descripción de circuitos VHDL y realizar simulaciones de funciones lógicas combinacionales y secuenciales, básicas.

Habilidades.

Al finalizar la práctica el estudiante deberá ser capaz de describir circuitos digitales básicos y realizar su simulación en el entorno integrado de descripción y simulación VHDL.

Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2

Introducción.

El proceso de diseño moderno de sistemas digitales consta de los siguientes puntos:

- 1 Planteamiento del problema
- 2 Diseño estructural
- 3 Descripción y simulación
- 4 Síntesis
- 5 Pruebas

El primer punto consiste en un planteamiento, generalmente verbal, del problema que se desea resolver mediante técnicas digitales. El segundo punto consiste en realizar el diseño de la solución, empleando bloques funcionales básicos y las técnicas de diseño digital que son cubiertas en todo curso de electrónica digital, en forma teórica.

El tercer punto es materia de la presente práctica y consiste en realizar la descripción VHDL de la solución planteada y realizar una simulación para comprobar la funcionalidad

del sistema y verificar que cumpla con las especificaciones del problema planteado. Para realizar este paso es necesario conocer y manejar las herramientas de diseño disponibles, que en el presente caso consiste en el entorno de diseño Active-HDL 6.2.

Toda vez que el tercer punto ha sido cubierto satisfactoriamente y se desea llevar a cabo la realización física del circuito descrito bajo VHDL se puede proceder al cuarto paso que consiste en otro entorno de diseño que convierte la descripción VHDL a un mapa de interconectividades de un circuito de cómputo reconfigurable que puede ser un CPLD (*Complex Programmable Logic Device*) o FPGA (*Field Programmable Gate Array*). Este paso concluye con la programación de la interconectividad del dispositivo seleccionado y será materia de las prácticas siguientes.

Finalmente, el quinto paso del proceso de diseño digital consiste en la prueba física del dispositivo programado mediante la verificación de su funcionalidad en la aplicación para la cuál fue diseñado.

Desarrollo.

El proceso de descripción VHDL y simulación consiste en los siguientes pasos:

- 1 Llamada al entorno de diseño
- 2 Declaración de las rutas del entorno de diseño
- 3 Creación del archivo de descripción
- 4 Edición de la descripción VHDL
- 5 Compilación
- 6 Creación de una forma de onda para simulación
- 7 Simulación
- 8 Verificación funcional

1. Descripción VHDL y simulación de un circuito simple

Con el objeto de ejemplificar el uso del entorno de descripción y simulación VHDL, el instructor realizará el proceso completo, aplicándolo a una compuerta NAND de dos entradas.

Siga las indicaciones del instructor para realizar el proceso de descripción y simulación del ejemplo y realice anotaciones detalladas sobre el uso del entorno Active-HDL 6.2. Reporte los resultados obtenidos.

2. Multiplexor de 4 a 1

Siguiendo los pasos descritos en el punto 1 del desarrollo, realice la descripción y simulación de un multiplexor de 4 a 1 y reporte el listado VHDL obtenido así como la forma de onda de simulación. Muestre al instructor la forma de onda obtenida.

3. Contador simple

Siguiendo los pasos del punto 1 del desarrollo realice la descripción VHDL y simulación de un contador síncrono ascendente y descendente de 4 bits con reset asíncrono. Reporte el listado VHDL obtenido así como la forma de onda de simulación, mostrando al instructor la forma de onda obtenida.

Cuestionario.

1. Explique mediante un diagrama de flujo el proceso de descripción VHDL y simulación bajo el entorno Active-HDL.
2. Realice la descripción VHDL y simulación de un codificador de hexadecimal a 7 segmentos.
3. Repita la pregunta 2 para un sumador completo de 8 bits.
4. Repita la pregunta 2 para un contador síncrono ascendente y descendente de 16 bits con reset asíncrono.
5. Repita la pregunta 2 para un registro universal de desplazamiento y rotación de 8 bits.

Práctica 2

Síntesis bajo la plataforma Xilinx Spartan-3

Objetivos.

Manejar la plataforma de síntesis Xilinx Spartan-3 para realizar la implementación física de circuitos digitales simples en FPGA y probar su funcionalidad.

Habilidades.

Al finalizar esta práctica el estudiante deberá ser capaz de generar el mapa de interconectividad de un FPGA a partir de su descripción VHDL y podrá programar un circuito integrado en una plataforma de desarrollo.

Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior

Introducción.

Una vez que un circuito digital ha sido descrito bajo VHDL y simulado hasta obtener la funcionalidad deseada, el siguiente paso consiste en realizar la síntesis y pruebas físicas del mismo que consiste en realizar los pasos siguientes:

- 1 Selección del entorno de síntesis
- 2 Selección del circuito integrado para la síntesis
- 3 Creación del entorno de síntesis
- 4 Síntesis VHDL
- 5 Mapa y ruta
- 6 Mapa de interconectividad

- 7 Programación del dispositivo
- 8 Pruebas físicas

El uso de sentencias estándares en VHDL hace que la realización física de una descripción sea totalmente independiente de la tecnología de circuitos integrados que se utiliza para la síntesis. Esto permite que los diseño permanezcan portátiles a cualquier plataforma de diseño y por lo tanto no se creen dependencias tecnológicas con ningún proveedor particular de circuitos integrados.

Para la práctica presente y para el resto del manual se ha seleccionado la plataforma de síntesis Xilinx Spartan-3 debido a su excelente relación costo/beneficio y también a la facilidad para su uso en laboratorio. Al haber seleccionado esta plataforma en particular, también se ha seleccionado tanto el entorno de síntesis (Xilinx) como el circuito integrado particular que es el XC3S200-FT256-4. Este circuito FPGA tiene como características generales el contar con un equivalente lógico de 200,000 compuertas, 12 multiplicadores en hardware de 18 bits, cadenas de acarreo adelantado, *flip-flops* y memoria RAM (*Random Access Memory*) lo cual lo hace ideal para cualquier aplicación desde simple hasta moderadamente compleja. Esta plataforma de diseño cuenta además del FPGA con varios componentes útiles en el desarrollo de múltiples aplicaciones como son, entre otros: reloj interno, LEDs, interruptores, terminales de expansión, memoria RAM externa, puertos RS-232, puerto VGA de 8 colores y exhibidores de 7 segmentos.

Dado que la plataforma de síntesis y el FPGA se han seleccionado, el proceso de síntesis comienza en el punto 3 de la introducción con la creación del entorno de síntesis donde se debe reflejar la selección previamente hecha. El paso 4 consiste en la síntesis VHDL que se encarga de convertir el código original VHDL del usuario en ecuaciones lógicas compatibles con las compuertas que tiene el circuito integrado FPGA seleccionado. El punto 5 consiste en la selección de compuertas lógicas específicas, internas al FPGA, donde serán realizadas las funciones lógicas resultantes del paso anterior y su interconectividad, tanto interna como con las terminales de entrada y salida asociadas al diseño. En este punto el usuario deberá definir las terminales físicas donde desea colocar sus entradas y salidas. El punto 6 consiste en la creación de un archivo compatible con el estándar JTAG que contiene la definición de la interconectividad del FPGA objetivo utilizando el sistema ISR. El paso 7 se encarga de vaciar el archivo de interconectividades al dispositivo físico mediante una interfaz ISR. Finalmente, el paso 8 corresponde a la prueba física de la funcionalidad del circuito diseñado.

Desarrollo.

Con el objeto de conocer y aplicar correctamente el proceso de síntesis en la plataforma Xilinx Spartan-3, el instructor realizará un primer ejemplo de síntesis en forma demostrativa donde los estudiantes conocerán todos los pasos que hay que seguir para realizar una síntesis.

1. Demostración de síntesis en la plataforma Xilinx Spartan-3

Partiendo de la descripción VHDL de la compuerta NAND de dos entradas, realizada en la práctica 1, el instructor realizará la síntesis, programación del FPGA y pruebas físicas del circuito de manera demostrativa. El estudiante deberá tomar nota de todos y cada uno de los pasos y procedimientos para llevar a cabo la síntesis del circuito diseñado y reportará por escrito el procedimiento en cuestión.

2. Mapa de interconectividad del multiplexor de 4 a 1

Realice bajo la supervisión estricta del instructor el procedimiento de síntesis hasta el punto de obtener el mapa de interconectividad del multiplexor de 4 a 1, desarrollado en la práctica 1. Reporte sus resultados.

3. Programación y pruebas del multiplexor de 4 a 1

Una vez que el instructor haya aprobado el procedimiento para obtener el mapa de interconectividad del multiplexor de 4 a 1, realice la programación del FPGA y sus pruebas físicas funcionales. Reporte los resultados obtenidos.

Cuestionario.

1. Explique mediante un diagrama de flujo el procedimiento para realizar la síntesis en la plataforma Xilinx Spartan-3.
2. Obtenga la hoja de datos del FPGA utilizada en la presente práctica y realice un resumen con las características principales del circuito.
3. Realice un resumen del manual de usuario de la plataforma Xilinx Spartan-3, resaltando sus principales características.
4. Obtenga el mapa de interconectividad de un contador ascendente de 28 bits que tenga un reset asíncrono activo en alto y donde se encuentren disponibles solamente los cuatro bits más significativos de la cuenta como terminales de salida. Asocie la entrada de reloj al oscilador de la tarjeta Xilinx Spartan-3, el reset al primer interruptor momentáneo y los cuatro bits más significativos de la cuenta a cuatro LEDs de su elección.
5. Repita la pregunta 4 para un circuito que en base a la frecuencia de 50 MHz del reloj de la tarjeta Xilinx Spartan-3 entregue a su salida un pulso de duración de 1 segundo en alto y 1 segundo en bajo. Asocie la salida a un LED de su elección y no se olvide de colocarle un reset asíncrono, activo en alto.

Práctica 3

Circuitos básicos

Objetivos.

Reforzar las habilidades adquiridas en el manejo de los entornos de descripción y síntesis cubiertos en prácticas anteriores mediante la realización del proceso completo de diseño de varios circuitos básicos.

Habilidades.

Al finalizar esta práctica el estudiante será capaz de manejar con facilidad y experiencia las plataformas de descripción VHDL y síntesis FPGA.

Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior

Introducción.

La práctica de los procesos de descripción VHDL y síntesis FPGA requiere el manejo supervisado del proceso completo hasta lograr cierta habilidad para poder realizarlo de manera individual. La presente práctica consiste en repetir los procesos cubiertos en las prácticas anteriores con el objeto de obtener esta habilidad por parte de los estudiantes.

Es necesario que los estudiantes realicen el proceso de diseño, hasta el punto de la obtención de los mapas de interconectividad, antes de comenzar la presente práctica para poder efectuar a tiempo la realización completa de la misma. Para poder realizar la práctica deberán mostrar sus resultados preliminares al instructor, de otra manera no podrá utilizar el equipo.

Desarrollo.

1. Generador de pulsos de 1 segundo

Realice el proceso de diseño del circuito generador de pulsos de 1 segundo, descrito en la pregunta 5 del cuestionario de la práctica 2. Muestre al instructor sus resultados y reporte el procedimiento.

2. Multiplicador de 4 bits

Realice el proceso completo de diseño de un multiplicador de dos palabras de 4 bits con signo y muestre sus resultados al instructor. Reporte el procedimiento.

3. Sumador y restador completo de 3 bits

Repita el punto 2 de esta práctica para un sumador y restador completo de dos palabras de 3 bits.

4. Máquina de estados finitos

Repita el punto 2 de esta práctica para una máquina de estados finitos FSM (*Finite-State Machine*) con la funcionalidad descrita a continuación. La FSM tiene dos entradas A y B y una salida L. Cuando el usuario activa la entrada A se producen a la salida L dos pulsos de duración de 1 segundo. Cuando el usuario activa la entrada B se producen a la salida L cuatro pulsos de duración de 1 segundo. El sistema se reestablece hasta que el usuario libere ambas entradas.

Cuestionario.

1. Realice una tabla con el resumen de los recursos utilizados del FPGA en las síntesis de la presente práctica. Por recursos se entiende el resultado del reporte del proceso de síntesis como: celdas lógicas, flip-flops, multiplicadores, etc.
2. Reporte los tiempos de retardo totales y/o la máxima frecuencia de operación que entrega el proceso de síntesis para los circuitos de la práctica.
3. Obtenga el mapa de interconectividad de un circuito de luces secuenciales de 8 bits donde solamente se encuentra un bit activo a la vez y cada cierto periodo T se desplaza sucesivamente a la izquierda desde el bit menos significativo hasta el bit más significativo y regresa desplazándose sucesivamente a la derecha hasta el bit menos significativo de forma continua. El periodo T se puede seleccionar mediante cuatro interruptores desde una décima de segundo hasta 1.6 segundos en pasos de una décima de segundo. Considere que la frecuencia base de reloj es de 50 MHz.

4. Repita el problema 3 del cuestionario para un modulador de ancho de pulso PWM (*Pulse Width Modulator*) con una frecuencia de salida de 1 kHz y que permita modular el ancho de pulso desde el 0 hasta el 100% en pasos del 1% mediante la combinación lógica de 7 interruptores que el usuario puede manipular. Asocie la salida PWM a una terminal libre del puerto externo A2 de la tarjeta Xilinx Spartan-3.

5. Repita el problema 3 del cuestionario para un sistema que permita desplegar un dato hexadecimal en los exhibidores multiplexados de 7 segmentos con los que cuenta la tarjeta Xilinx Spartan-3. Justifique perfectamente la velocidad con que se ha de llevar a cabo el refrescado de la exhibición.

Práctica 4

Temporizadores I

Objetivos.

Diseñar y realizar circuitos temporizadores básicos que incluyan el manejo del periodo y el ciclo de trabajo de las formas de onda.

Habilidades.

Al finalizar esta práctica el estudiante será capaz de diseñar y realizar circuitos temporizadores mediante el control del periodo y el ciclo de trabajo de la forma de onda.

Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior
1	Osciloscopio con puntas
1	Conector tipo Header recto de 40 líneas

Introducción.

Los temporizadores son los circuitos más sencillos que pueden ser considerados como un sistema digital, es decir, que están formados por la interconexión de dos o más máquinas de estados finitos FSM.

El concepto de temporización consiste en el manejo y control de una o varias de las propiedades de la forma de onda deseada, siempre tomando como referencia un reloj maestro. Las propiedades de la forma de onda que pueden ser controladas por sistemas digitales son: el periodo, la frecuencia, la fase y el ciclo de trabajo.

El control del periodo se puede realizar mediante un contador de módulo arbitrario N de tal forma que el periodo resultante T_o se encuentre en relación proporcional directa con el módulo del contador y el periodo de la señal de reloj de referencia T_{CLK} de acuerdo con la ecuación 1.

$$T_o = (N + 1)T_{CLK} \quad (1)$$

Asociado con el control del periodo se encuentra el control de la frecuencia, sin embargo, al utilizar la técnica de los contadores se obtiene una relación no lineal entre la frecuencia de salida y la frecuencia de referencia como se muestra en la ecuación 2.

$$f_o = \frac{1}{N + 1} f_{CLK} \quad (2)$$

Mediante la técnica de acumulación de fase se puede obtener una relación lineal para el control de la frecuencia de acuerdo con la ecuación 3. En este caso la frecuencia de salida sigue una relación directa con el módulo N , la frecuencia base de reloj y un factor constante $1/K$.

$$f_o = \frac{N}{K} f_{CLK} \quad (3)$$

La fase de una señal temporizadora se refiere al retardo periódico que presenta la señal deseada con respecto a una señal de referencia. Este fenómeno se puede observar en la figura 1.

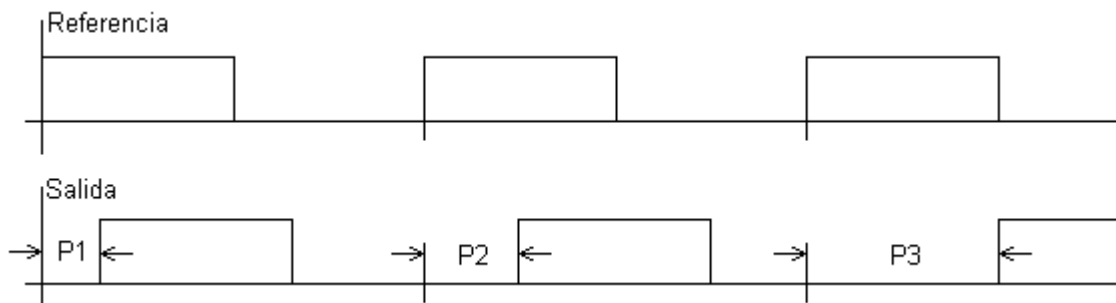


Figura 1. Control de fase.

Finalmente, el control de la temporización puede darse en el ciclo de trabajo DC definido como la relación porcentual que permanece en alto la salida T_H , con respecto al periodo total de la señal T_o , como se muestra en la ecuación 4.

$$DC = \frac{T_H}{T_o} 100\% \quad (4)$$

Desarrollo.

Es necesario que los estudiantes realicen el proceso de diseño, hasta el punto de la obtención de los mapas de interconectividad, antes de comenzar la presente práctica para poder efectuar a tiempo la realización completa de la misma. Para poder realizar la práctica deberán mostrar sus resultados preliminares al instructor, de otra manera no podrá utilizar el equipo.

1. Luces secuenciales

Realice la programación en FPGA del problema 3 del cuestionario de la práctica 3 y reporte sus resultados.

2. Circuito PWM

Realice la programación en FPGA del problema 4 del cuestionario de la práctica 3. Conecte el osciloscopio a la terminal asociada con la salida del puerto A2 mediante el uso del conector tipo Header, supervisado por el instructor. Modifique los valores del ciclo de trabajo deseado y reporte sus resultados.

3. Despliegado de 7 segmentos

Realice la programación en FPGA del problema 5 del cuestionario de la práctica 3 y reporte sus resultados.

Cuestionario.

1. Realice una tabla con el resumen de los recursos utilizados del FPGA en las síntesis de la presente práctica.
2. Reporte la máxima frecuencia de operación que entrega el proceso de síntesis para los circuitos de la práctica.
3. Obtenga el mapa de interconectividad de un frecuencímetro digital con cuatro dígitos de resolución y que mida en el intervalo de 100 a 999.9 kHz. Considere que la frecuencia base de reloj es de 50 MHz.
4. Repita el problema 3 para un circuito controlador de fase entre dos señales con una frecuencia de 1 kHz. La fase entre la señal de referencia y la señal retardada debe ser controlada en porcentaje del 0 al 100% por medio de una combinación lógica de 7 interruptores. Asocie las salidas a terminales libres del puerto A2 de la tarjeta Xilinx Spartan-3.

5. Repita el problema 3 para un control de motor a pasos unipolar de 4 fases que permita la selección entre pasos completos y medios pasos, sentido de giro conforme a las manecillas del reloj o sentido inverso. El usuario puede seleccionar la velocidad de movimiento mediante la combinación lógica de 4 interruptores desde 1 décima de segundo y hasta 1.6 segundos en incrementos de una décima de segundo. El usuario también puede fijar el número de pasos entre 1 y 16 mediante la combinación lógica de otros 4 interruptores. El movimiento inicia con una señal dada por el usuario a través de un interruptor momentáneo y el sistema indica cuando se ha completado el movimiento mediante la activación de un LED. Asocie las salidas del motor a pasos a 4 LEDs.

Práctica 5

Temporizadores II

Objetivos.

Reforzar las habilidades en el diseño y aplicación de los circuitos temporizadores.

Habilidades.

Al finalizar esta práctica el estudiante será capaz de diseñar sistemas digitales que impliquen el diseño de temporizadores como parte central del sistema.

Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior
1	Osciloscopio con puntas
1	Generador de funciones con puntas
1	Conector tipo Header recto de 40 líneas

Introducción.

Continuando con el estudio de los circuitos temporizadores, estos sistemas pueden ser aplicados en diversas áreas tanto de instrumentación como de control. En la presente práctica se desarrollan tres circuitos temporizadores que ejemplifican algunas aplicaciones típicas de los mismos.

El primer circuito consiste en un sistema de instrumentación para la medición de la frecuencia. El segundo circuito consiste en un control de fase entre dos señales, utilizado principalmente en control de potencia. El tercer circuito consiste en un control de motores a pasos unipolares de 4 fases, utilizados en diversos sistemas electrónicos.

Desarrollo.

Es necesario que los estudiantes realicen el proceso de diseño, hasta el punto de la obtención de los mapas de interconectividad, antes de comenzar la presente práctica para poder efectuar a tiempo la realización completa de la misma. Para poder realizar la práctica deberán mostrar sus resultados preliminares al instructor, de otra manera no podrá utilizar el equipo.

1. Frecuencímetro digital

Realice la programación en FPGA del problema 3 del cuestionario de la práctica 4. Calibre la salida del generador de funciones a una forma de onda cuadrada que varíe entre 0 y 3.3V. Conecte el generador de funciones a la terminal asociada como entrada a través del conector A2 de la tarjeta Xilinx Spartan-3 con ayuda del conector tipo Header. Reporte sus resultados.

2. Control proporcional de fase

Realice la programación en FPGA del problema 4 del cuestionario de la práctica 4. Conecte el osciloscopio a las terminales asociadas con las salidas del puerto A2 mediante el uso del conector tipo Header, supervisado por el instructor. Modifique los valores de la fase entre señales y reporte sus resultados.

3. Control de motor a pasos unipolar de 4 fases

Realice la programación en FPGA del problema 5 del cuestionario de la práctica 4 y reporte sus resultados.

Cuestionario.

1. Realice una tabla con el resumen de los recursos utilizados del FPGA en las síntesis de la presente práctica.
2. Reporte la máxima frecuencia de operación que entrega el proceso de síntesis para los circuitos de la práctica.
3. Describa bajo VHDL y realice la simulación de un reloj de 12 horas que muestre las horas y los minutos, suponiendo que va a ser implementado en un sistema Xilinx Spartan-3.
4. Repita el problema 3 para un contador de encoder incremental de dos fases con resolución de 16 bits.

Práctica 6

Interfaces I

Objetivos.

Manejar los sistemas digitales para el diseño de interfaces estándares típicas como el PS/2 y VGA.

Habilidades.

Al finalizar la práctica el estudiante será capaz de diseñar sistemas digitales para los dispositivos más comúnmente utilizados como interfaces.

Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior
1	Teclado PS/2
1	Monitor VGA

Introducción.

Las interfaces pueden ser clasificadas en dos grandes grupos como: interfaces estándares e interfaces dedicadas. Las interfaces estándares han sido definidas para que diferentes dispositivos, fabricados por empresas independientes, puedan ser conectados y funcionen correctamente sin necesidad de realizar ajustes especializados. Por otro lado, las interfaces dedicadas son modelos digitales que requieren un diseño particular puesto que no se ha definido un estándar de conexión para las mismas.

Dentro de la categoría de interfaces estándares se encuentran todos los dispositivos que pueden ser agregados a una computadora personal como son: teclado y ratón PS/2, monitor VGA y subsecuentes, unidades de disco, puertos USB, puerto paralelo, tarjetas PCI, entre

otros. Así mismo se pueden encontrar interfaces de uso más industrial como: RS-232, RS-485, IEEE-488, etc.

Las interfaces dedicadas tienen que ser diseñadas desde cero a partir de la descripción de la funcionalidad de los dispositivos involucrados y dado que no existe un modelo previamente establecido (estándar), el usuario tiene la libertad de proponer su propio modelo de interfaz. Entre las interfaces dedicadas se puede contar con: convertidores AD y DA, circuitos integrados de video, sensores, entre otros.

En la presente práctica se hace el estudio y manejo de dos interfaces estándares: el puerto PS/2 para teclados y el puerto VGA para monitores.

Desarrollo.

Es necesario que los estudiantes realicen el proceso de diseño, hasta el punto de la obtención de los mapas de interconectividad, antes de comenzar la presente práctica para poder efectuar a tiempo la realización completa de la misma. Para poder realizar la práctica deberán mostrar sus resultados preliminares al instructor, de otra manera no podrá utilizar el equipo.

1. Interfaz PS/2 para teclado

Realice la programación en FPGA de la interfaz para teclado PS/2 vista en clase y compruebe sus resultados.

2. Interfaz VGA de 8 colores

Realice la programación en FPGA del generador de barras para VGA visto en clase y verifique los resultados.

Cuestionario.

1. Realice una tabla con el resumen de los recursos utilizados del FPGA en las síntesis de la presente práctica.
2. Reporte la máxima frecuencia de operación que entrega el proceso de síntesis para los circuitos de la práctica.
3. Modifique el generador de barras VGA del punto 2 del desarrollo de la presente práctica para obtener el despliegado de un rectángulo con ancho variable, proporcional, según la combinación lógica de 8 interruptores seleccionados por el usuario.

4. Modifique el diseño del frecuencímetro de la práctica 5 para que pueda medir hasta 10 MHz con 8 dígitos de resolución y muestre el resultado en una pantalla de texto de cristal líquido.

5. Repita la pregunta 4 cambiando la exhibición a un monitor VGA.

Práctica 7

Interfaces II

Objetivos.

Mostrar modelos de interfaz de sistemas complejos para explotar el potencial del diseño digital moderno.

Habilidades.

Al finalizar la práctica el estudiante debe ser consciente del potencial que representa el diseño digital moderno para la aplicación a modelos complejos de interfaz.

Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior
1	Cámara Omnivision OV7648 con montaje
1	Sistema de adquisición de datos de 12 bits FIMEE-DAS12
1	Generador de funciones con puntas
1	Osciloscopio con puntas

Introducción.

El potencial completo que representa el diseño digital moderno no puede comprenderse hasta que se analizan aplicaciones complejas que involucran el uso de sistemas especializados de transferencia masiva de datos. En la presente práctica, cuyo carácter es fundamentalmente demostrativo, el instructor muestra dos ejemplos de aplicación donde los sistemas digitales en FPGA son particularmente útiles.

Dentro de los campos de aplicación más importantes de los sistemas digitales se puede citar el procesamiento de señales en hardware, es decir, un sistema digital que consta de un solo

circuito integrado que contiene el algoritmo de procesamiento digital de señales implementado en una sola pastilla y con una arquitectura optimizada en velocidad y cantidad de recursos. El procesamiento digital de señales es un área por sí sola, pero en términos generales se puede clasificar en dos grandes grupos, de acuerdo con la naturaleza dimensional de la señal fuente en: procesamiento de una dimensión y procesamiento en dos dimensiones. Las señales denominadas de una dimensión son señales donde la salida es una función (lineal o no lineal) de la entrada, mientras que las señales de dos dimensiones presentan una salida en dos vectores ortogonales, como por ejemplo una imagen.

La primera parte de la práctica muestra el desarrollo de un sistema de adquisición de datos de 12 bits para aplicaciones de procesamiento de señales en hardware en instrumentación y control. La segunda parte muestra el desarrollo de un sistema de interfaz con una cámara comercial estándar para adquirir imágenes y procesarlas en dos dimensiones.

La razón por la cual esta práctica es de carácter demostrativo se debe al tiempo limitado con que se cuenta para el desarrollo de la misma y las unidades mostradas son lo suficientemente complejas como para requerir un tiempo de desarrollo de varios meses para el diseñador novato.

Desarrollo.

En forma demostrativa el instructor hará el desarrollo de la presente práctica. Realice anotaciones de los procesos discutidos y presente su reporte en base al comportamiento de los sistemas cubiertos.

1. Filtrado digital

Haciendo uso del sistema de adquisición de datos FIMEE-DAS12 el instructor realizará la programación de dos filtros digitales, uno tipo IIR y otro tipo FIR. Con ayuda del generador de funciones y el osciloscopio se mostrará la respuesta en frecuencia de los filtros implementados. Reporte los resultados.

2. Procesamiento de imágenes

Haciendo uso de la cámara Omnivision OV7648 el instructor hará una demostración del sistema de captura y procesamiento de imágenes en hardware. Reporte los resultados obtenidos.

Cuestionario.

1. Realice una investigación en el web para identificar algunos modelos de cámaras integradas, similares a la mostrada en la práctica, y presente un resumen de las características principales de las mismas reportando: fabricante, modelo, costo aproximado, tipo de cámara, etc.
2. Investigue en el sitio web de la empresa Texas Instruments Inc. los modelos y tipos de convertidores AD y DA disponibles. Realice un resumen resaltando las características principales de algunos de estos convertidores.
3. ¿Qué características considera usted que son deseables en un convertidor AD o DA para su uso con sistemas FPGA en aplicaciones de instrumentación y control?
4. Diseñe una interfaz dedicada paralelo a serie para el manejo del convertidor digital a analógico modelo TLV5636 suponiendo que se controla con la tarjeta Xilinx Spartan-3.
5. Repita el problema 4 de cuestionario para el convertidor analógico a digital modelo ADS7886.
6. Seleccionando los circuitos integrados convertidores AD y DA revisados en la pregunta 2 del cuestionario, diseñe un sistema de adquisición de datos de 16 bits con una velocidad máxima de conversión de 10 KSPS.

Práctica 8

Secuenciador

Objetivos.

Realizar la micro-programación de una máquina universal de Turing, denominado secuenciador, para explorar las capacidades de diseño de microprocesadores.

Habilidades.

Al finalizar la práctica el estudiante debe conocer la estructura digital de una máquina universal de Turing y podrá realizar diseños digitales complejos con esta unidad como base.

Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior
1	Teclado PS/2

Introducción.

La máquina universal de Turing, conocida como secuenciador, es la base principal de todo microprocesador y su estudio permite introducir al estudiante en el área del diseño de microprocesadores. Con los avances tecnológicos actuales en la integración de sistemas digitales en una sola pastilla, el diseño de microprocesadores y no solamente su uso como unidades diseñadas por alguien más, se ha convertido en un aspecto importante dentro de la preparación profesional. Dado que los sistemas tienden a estar integrados en una sola pastilla, ésta debe contener el microprocesador y todos sus dispositivos periféricos, además de la aplicación particular. Entonces, el estudio de los secuenciadores se vuelve importante dentro de los cursos de sistemas digitales.

En la presente práctica se hace uso de un secuenciador diseñado por el titular de la materia y el estudiante se encarga de darle aplicación mediante la técnica de micro-programación. Este secuenciador ha sido diseñado de forma general para que pueda cubrir una gran cantidad de aplicaciones posibles, con cambios mínimos en su estructura.

Desarrollo.

Es necesario que los estudiantes realicen el proceso de diseño, hasta el punto de la obtención de los mapas de interconectividad, antes de comenzar la presente práctica para poder efectuar a tiempo la realización completa de la misma. Para poder realizar la práctica deberán mostrar sus resultados preliminares al instructor, de otra manera no podrá utilizar el equipo.

1. Interfaz PS/2 para teclado con eliminador de rebotes

Realice la programación en FPGA de la interfaz para teclado PS/2 basada en el secuenciador visto en clase, garantizando que no haya rebotes ni errores en la recepción. Reporte y compruebe sus resultados.

Cuestionario.

1. Reporte la frecuencia máxima de operación del sistema implementado en FPGA y la cantidad de recursos consumidos en la síntesis.
2. Realice la microprogramación del secuenciador y su simulación para ser utilizado como control del convertidor digital a analógico TLV5636.

Proyectos de fin de curso

A continuación se muestra una lista de posibles proyectos de fin de curso los cuales pueden ser realizados en un periodo de dos semanas, en forma grupal.

El sistema deberá ser completamente funcional y será necesario entregar un reporte por escrito al momento de su presentación para evaluación.

Proyecto 1. Gato.

Utilizando un teclado PS/2 y un monitor VGA, diseñe la estructura digital implementándola en la tarjeta Xilinx Spartan-3 para el juego de gato. El juego debe contemplar dos modos de operación: sistema digital-jugador y jugador-jugador. También se debe poder seleccionar el jugador que comienza la partida.

Proyecto 2. Simón dice.

Utilizando un teclado PS/2 y un monitor VGA, diseñe el juego de “Simón dice” que consiste en un conjunto de 9 casillas numeradas. Al inicio del juego, el sistema digital selecciona de forma aleatoria una de las 9 casillas y la activa por un tiempo corto; a continuación el jugador deberá pulsar la tecla correspondiente y después el sistema digital incrementa el número de casillas activas hasta que el jugador pierde al fallar la secuencia aleatoria.

Proyecto 3. Interfaz RS-232.

Diseñe un sistema de comunicación entre una computadora PC y el sistema Xilinx Spartan-3 a través de la interfaz RS-232. El proyecto debe incluir el envío de datos en ambas direcciones con detección de paridad y reenvío de datos en caso de ocurrir error. El sistema debe ser realizado en forma totalmente síncrona.

Proyecto 4. Sistema de adquisición de datos de 12 bits.

Armar una tarjeta FIMEE-DAS12 y diseñar sus interfaces para ser utilizada y probada con diversos filtros digitales tanto IIR como FIR.

Proyecto 5. Lector de tarjetas magnéticas.

Diseñe un sistema lector de tarjetas magnéticas. Utilice un lector comercial como dispositivo de entrada y despliegue la información en un monitor VGA.

Lista de equipo y materiales

En la tabla 1 se presenta una lista con el equipo necesario para la realización de las 8 prácticas del presente manual. El equipo citado es necesario por cada mesa de laboratorio donde se pueden agrupar de dos a cuatro estudiantes por equipo.

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior
1	Osciloscopio con puntas
1	Generador de funciones con puntas
1	Teclado PS/2
1	Monitor VGA
1	Conector Header recto de 40 terminales

Tabla 1. Lista de material y equipo por mesa de trabajo.

En la tabla 2 se muestra la lista de equipo necesario para la realización de la práctica 7. Al ser esta práctica de tipo demostrativo, solamente se requiere contar con una unidad de cada sistema.

Cantidad	Descripción
1	Cámara Omnivision OV7648 con montaje
1	Sistema de adquisición de datos de 12 bits FIMEE-DAS12

Tabla 2. Equipo adicional para la práctica 7.

La realización de los proyectos finales pueden requerir de otros materiales y/o equipos que no se encuentran listados en la tabla anterior.

Bibliografía

Texto base.

[1] Romero-Troncoso R. de J., *Sistemas Digitales con VHDL*, Ediciones Legaria, México, 2004.

Texto complementario.

[2] Chang K. C., *Digital Systems Design with VHDL and Synthesis*, An integrated approach, The IEEE Computer Society Press, NJ, 1999.

Información relevante.

[3] Xilinx Inc., *The Spartan-3 FPGA family data sheet*, Xilinx Inc., 2006.

[4] Xilinx Inc, *Spartan-3 Starter Kit Board User Guide*, Xilinx Inc., 2004.

Sitios web de interés.

<http://www.xilinx.com>

<http://www.aldec.com>

<http://www.ti.com>