

**Universidad de Guanajuato**

**FIMEE**

**Departamento de Electrónica**

---

**Manual de prácticas**

**Electrónica Digital II**

---

**Ing. José de Jesús Rangel Magdaleno  
Dr. René de J. Romero Troncoso**

Verano 2006.

## **Contenido:**

---

<b>Introducción</b>	<b>3</b>
<b>Recomendaciones generales de uso</b>	<b>5</b>
Práctica 1: <b>Circuitos de base de tiempo</b>	<b>7</b>
Práctica 2: <b>Simulación bajo VHDL</b>	<b>10</b>
Práctica 3: <b>Síntesis bajo la plataforma Xilinx Spartan-3</b>	<b>13</b>
Práctica 4: <b>Circuitos combinacionales básicos</b>	<b>16</b>
Práctica 5: <b>Flip-flops y registros</b>	<b>18</b>
Práctica 6: <b>Máquinas de estados finitos</b>	<b>20</b>
Práctica 7: <b>Contadores</b>	<b>22</b>
Práctica 8: <b>Secuenciadores</b>	<b>25</b>
<b>Proyectos de fin de curso</b>	<b>27</b>
<b>Lista de equipo y materiales</b>	<b>29</b>
<b>Bibliografía</b>	<b>30</b>

# Introducción

---

En las actividades de la vida cotidiana de el mundo actual se utiliza la electrónica de alguna u otra forma, es por eso que el estudio de esta materia es de gran importancia para poder conseguir las herramientas necesarias en lógica secuencial, las cuales junto con la lógica combinacional son la base de los sistemas digitales.

Tradicionalmente los ejercicios prácticos en la enseñanza de la electrónica digital se reducen en la mayoría de los casos a simulaciones y, en el mejor de los casos, a montajes de circuitos digitales. Estos montajes están basados en circuitos de la serie TTL estándar o CMOS estándar, siendo muy limitadas las posibilidades en la concepción de proyectos, pero importantes para el desarrollo del alumno. Habiendo los alumnos estudiado conceptos básicos; unidades funcionales y lógica combinacional en clases teóricas, y con prácticas de laboratorio es el momento de adentrarse en el manejo de los dispositivos lógicos programables.

Dado el gran avance de la tecnología electrónica, particularmente el cómputo reconfigurable, es de gran importancia para el alumno conocer y manejar las técnicas y herramientas modernas disponibles para el diseño. Fundamentalmente el diseño digital moderno requiere el manejo de dos sistemas: herramientas CAD/CAE y sistemas de desarrollo con FPGA (*Field Programmable Gate Array*).

Las 8 prácticas del presente manual están diseñadas para incorporar paulatinamente al estudiante de electrónica digital II con el uso de las herramientas modernas de diseño, en conjunto con aplicaciones propias del curso.

En la práctica 1 se realiza el armado de circuitos generadores de base de tiempo. La práctica 2 consiste en familiarizarse con el entorno descriptivo y de simulación VHDL. En la práctica 3 se le enseña al estudiante a utilizar la plataforma de síntesis FPGA de la familia Xilinx Spartan-3 donde la descripción VHDL es convertida a un circuito integrado de cómputo reconfigurable. Algunos circuitos básicos combinacionales son simulados y sintetizados en la práctica 4. La práctica 5 consiste en la simulación y síntesis de diversos elementos de memoria y registros. La práctica 6 se realiza el planteamiento de la maquina de estados finitos de algunos ejemplos. Los principales contadores son simulados y sintetizados en la práctica 7. La práctica 8 consiste en la simulación y síntesis de algunos secuenciadores.

El presente manual contiene además una sección de recomendaciones generales de uso, donde se le indican al estudiante las normas de seguridad personal y del equipo, así como se le proporciona la metodología de realización de las prácticas y la elaboración del reporte. Por otro lado, también se proporciona una lista descriptiva de posibles proyectos de fin de curso donde se reforzarán los conocimientos adquiridos. Asimismo, se presenta una lista con el equipo y materiales a utilizar durante el curso, incluyendo la bibliografía necesaria para complementar el estudio.

Las presentes prácticas están diseñadas para ser realizadas a la par con el estudio de la materia de Electrónica Digital II. Como requisitos previos al buen desarrollo de las prácticas propuestas es necesario haber cursado la materia de electrónica digital I donde hayan sido cubiertos los temas de lógica combinacional, incluyendo sus respectivas prácticas de laboratorio.

**René de J. Romero Troncoso**  
Salamanca, Gto., Verano 2006.

# Recomendaciones generales de uso

---

## 1. Seguridad

El correcto desarrollo de las prácticas incluidas en el presente manual requiere de un adecuado manejo del equipo y los materiales de laboratorio para garantizar la seguridad de los usuarios y del instrumental del laboratorio, por lo que todos los usuarios deberán seguir y respetar las siguientes normas:

- a) Lea cuidadosamente la práctica antes de comenzar la sesión.
- b) Algunas prácticas requieren preparación previa de los modelos de los circuitos a sintetizar. En estos casos el estudiante deberá comenzar la práctica a partir de este modelo previamente preparado. Si no inicia con el modelo previo le será negado el acceso al laboratorio y no podrá realizar la práctica.
- c) Preste atención a las indicaciones del instructor en cuanto al desarrollo de la práctica.
- d) Respete las normas de seguridad del laboratorio.
- e) Utilice el equipo y los materiales de acuerdo con sus manuales de usuario.
- f) Si tiene dudas, consulte al instructor.

## 2. Desarrollo

El instructor deberá guiar y supervisar el correcto desarrollo de las prácticas dando indicaciones de los pasos a seguir en cada punto de las mismas. El usuario deberá mostrar al instructor los resultados obtenidos en cada punto antes de pasar al punto siguiente.

## 3. Elaboración del reporte

El estudiante deberá entregar un reporte de la práctica realizada justo al inicio de la siguiente práctica. Este reporte se presenta en forma grupal (por equipo de laboratorio) y deberá contener los siguientes puntos:

- a) Introducción
- b) Objetivos
- c) Desarrollo
- d) Cuestionario
- e) Conclusiones
- f) Observaciones

g) Bibliografía

#### **4. Proyecto final**

Los estudiantes contarán con dos semanas, a partir de la realización de la práctica 8, para elaborar el proyecto final de forma grupal, mismo que será evaluado por el titular de la materia. El proyecto deberá ser funcional como se especifica en su descripción y se entregará un reporte del mismo, también en forma grupal.

## Práctica 1

# Circuitos de base de tiempo

---

### Objetivos.

Conocer el funcionamiento de los diferentes circuitos de base de tiempo así como la diferencia entre cada uno de ellos.

### Habilidades.

Al finalizar la práctica el estudiante deberá ser capaz de distinguir entre cada uno de los generadores de tiempo y podrá diseñar un circuito de base de tiempo con las condiciones necesarias de acuerdo a la aplicación.

### Lista de equipo y materiales:

Cantidad	Descripción
2	74LS04
1	74LS14
2	Resistencia de 1k $\Omega$
1	Capacitor de 0.1 uF
1	Capacitor de 0.01 uF
1	LM555
1	Oscilador de cristal
2	Potenciómetros 10 k $\Omega$
1	Plantilla de experimentos
1	Osciloscopio con puntas
1	Manual ECG o manual de reemplazos
1	Generador de funciones con puntas

### Introducción.

Los circuitos de base de tiempo son utilizados en circuitos síncronos, el conocimiento y manejo de dichos circuitos facilita el entendimiento en el diseño y análisis de los circuitos síncronos.

## Desarrollo.

### 1. Tiempos de retardo

Realice el siguiente diagrama en su plantilla de experimentos utilizando primero el circuito 74LS04.



Ajuste el generador de frecuencias para una señal cuadrada con una frecuencia de 2 MHz y una amplitud de 5 V. Alimente el circuito y observe en el osciloscopio tanto la señal de entrada como la de salida y reporte el retardo. Repita para una señal de 20 MHz.

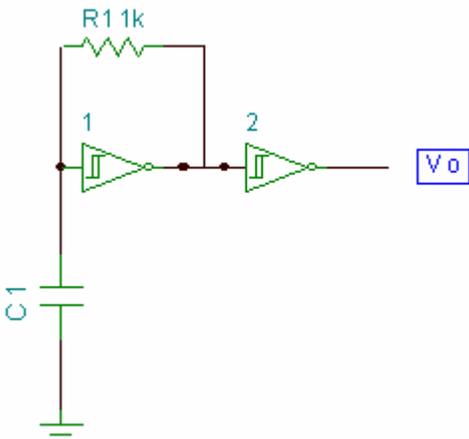
### 2. Oscilador en anillo

Construya el siguiente circuito utilizando el 74LS14, observe en el osciloscopio la señal de salida y reporte los resultados.



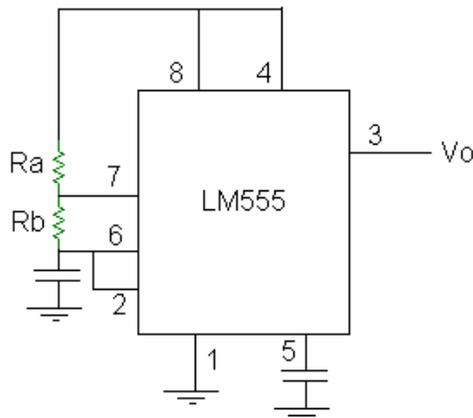
### 3. Oscilador Schmitt

Realice el circuito que se muestra en el diagrama, observe la señal de salida en el osciloscopio y registre sus resultados.



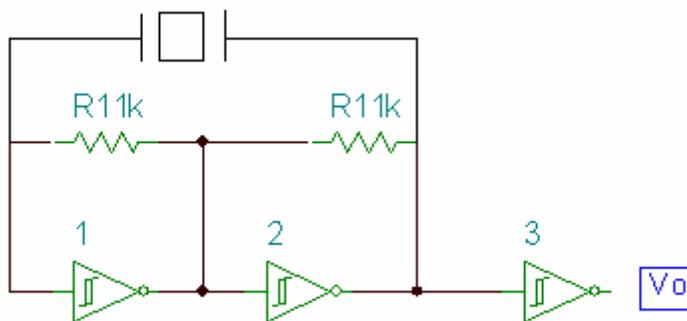
#### 4. Oscilador con LM555

Realice los cálculos necesarios para obtener una frecuencia de salida de 10 KHz con un D.C. (ciclo de trabajo) de 70%. Revisar la hoja de datos, construir el circuito y observar la señal de salida en el osciloscopio. Reporte los resultados obtenidos.



#### 5. Oscilador a cristal

Construya el siguiente circuito utilizando el 74LS14 y el cristal, observe la salida en el osciloscopio y reporte sus resultados.



### Cuestionario.

1. Explique a que se debe el retardo en el circuito del punto 1.
2. Mencione cual de los osciladores vistos es el más preciso y cual es el más utilizado.
3. Investigue el diagrama interno del LM555 y agregue los cálculos realizados en la práctica.
4. ¿Donde son utilizados los cristales y que rango de frecuencias son los mas comerciales?

## Práctica 2

# Simulación bajo VHDL

---

### Objetivos.

Conocer el entorno de descripción de circuitos VHDL y realizar simulaciones de funciones lógicas combinacionales y secuenciales, básicas.

### Habilidades.

Al finalizar la práctica el estudiante deberá ser capaz de describir circuitos digitales básicos y realizar su simulación en el entorno integrado de descripción y simulación VHDL.

### Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2

### Introducción.

El proceso de diseño moderno de sistemas digitales consta de los siguientes puntos:

- 1 Planteamiento del problema
- 2 Diseño estructural
- 3 Descripción y simulación
- 4 Síntesis
- 5 Pruebas

El primer punto consiste en un planteamiento, generalmente verbal, del problema que se desea resolver mediante técnicas digitales. El segundo punto consiste en realizar el diseño de la solución, empleando bloques funcionales básicos y las técnicas de diseño digital que son cubiertas en todo curso de electrónica digital, en forma teórica.

El tercer punto es materia de la presente práctica y consiste en realizar la descripción VHDL de la solución planteada y realizar una simulación para comprobar la funcionalidad del sistema y verificar que cumpla con las especificaciones del problema planteado. Para realizar este paso es necesario conocer y manejar las herramientas de diseño disponibles, que en el presente caso consiste en el entorno de diseño Active-HDL 6.2.

Toda vez que el tercer punto ha sido cubierto satisfactoriamente y se desea llevar a cabo la realización física del circuito descrito bajo VHDL se puede proceder al cuarto paso que consiste en otro entorno de diseño que convierte la descripción VHDL a un mapa de interconectividades de un circuito de cómputo reconfigurable que puede ser un CPLD (*Complex Programmable Logic Device*) o FPGA (*Field Programmable Gate Array*). Este paso concluye con la programación de la interconectividad del dispositivo seleccionado y será materia de las prácticas siguientes.

Finalmente, el quinto paso del proceso de diseño digital consiste en la prueba física del dispositivo programado mediante la verificación de su funcionalidad en la aplicación para la cuál fue diseñado.

## **Desarrollo.**

El proceso de descripción VHDL y simulación consiste en los siguientes pasos:

- 1 Llamada al entorno de diseño
- 2 Declaración de las rutas del entorno de diseño
- 3 Creación del archivo de descripción
- 4 Edición de la descripción VHDL
- 5 Compilación
- 6 Creación de una forma de onda para simulación
- 7 Simulación
- 8 Verificación funcional

### **1. Descripción VHDL y simulación de un circuito simple**

Con el objeto de ejemplificar el uso del entorno de descripción y simulación VHDL, el instructor realizará el proceso completo, aplicándolo a una compuerta NAND de dos entradas.

Siga las indicaciones del instructor para realizar el proceso de descripción y simulación del ejemplo y realice anotaciones detalladas sobre el uso del entorno Active-HDL 6.2. Reporte los resultados obtenidos.

## **2. Compuerta AND**

Siguiendo los pasos descritos en el punto 1 del desarrollo, realice la descripción y simulación de una compuerta AND y reporte el listado VHDL obtenido así como la forma de onda de simulación. Muestre al instructor la forma de onda obtenida.

## **3. Compuerta OR**

Siguiendo los pasos del punto 1 del desarrollo realice la descripción VHDL y simulación de una compuerta OR. Reporte el listado VHDL obtenido así como la forma de onda de simulación, mostrando al instructor la forma de onda obtenida.

## **Cuestionario.**

1. Explique mediante un diagrama de flujo el proceso de descripción VHDL y simulación bajo el entorno Active-HDL.
2. Realice la descripción VHDL y simulación una compuerta XOR
3. Repita la pregunta 2 para una compuerta XNOR.
4. Repita la pregunta 2 para un multiplexor 2-1
5. Repita la pregunta 2 para un demux 1-2.

## Práctica 3

# Síntesis bajo la plataforma Xilinx Spartan-3

---

### Objetivos.

Manejar la plataforma de síntesis Xilinx Spartan-3 para realizar la implementación física de circuitos digitales simples en FPGA y probar su funcionalidad.

### Habilidades.

Al finalizar esta práctica el estudiante deberá ser capaz de generar el mapa de interconectividad de un FPGA a partir de su descripción VHDL y podrá programar un circuito integrado en una plataforma de desarrollo.

### Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior

### Introducción.

Una vez que un circuito digital ha sido descrito bajo VHDL y simulado hasta obtener la funcionalidad deseada, el siguiente paso consiste en realizar la síntesis y pruebas físicas del mismo que consiste en realizar los pasos siguientes:

- 1 Selección del entorno de síntesis
- 2 Selección del circuito integrado para la síntesis
- 3 Creación del entorno de síntesis
- 4 Síntesis VHDL
- 5 Mapa y ruta
- 6 Mapa de interconectividad

- 7 Programación del dispositivo
- 8 Pruebas físicas

El uso de sentencias estándares en VHDL hace que la realización física de una descripción sea totalmente independiente de la tecnología de circuitos integrados que se utiliza para la síntesis. Esto permite que los diseños permanezcan portátiles a cualquier plataforma de diseño y por lo tanto no se creen dependencias tecnológicas con ningún proveedor particular de circuitos integrados.

Para la práctica presente y para el resto del manual se ha seleccionado la plataforma de síntesis Xilinx Spartan-3 debido a su excelente relación costo/beneficio y también a la facilidad para su uso en laboratorio. Al haber seleccionado esta plataforma en particular, también se ha seleccionado tanto el entorno de síntesis (Xilinx) como el circuito integrado particular que es el XC3S200-FT256-4. Este circuito FPGA tiene como características generales el contar con un equivalente lógico de 200,000 compuertas, 12 multiplicadores en hardware de 18 bits, cadenas de acarreo adelantado, *flip-flops* y memoria RAM (*Random Access Memory*) lo cual lo hace ideal para cualquier aplicación desde simple hasta moderadamente compleja. Esta plataforma de diseño cuenta además del FPGA con varios componentes útiles en el desarrollo de múltiples aplicaciones como son, entre otros: reloj interno, LEDs, interruptores, terminales de expansión, memoria RAM externa, puertos RS-232, puerto VGA de 8 colores y exhibidores de 7 segmentos.

Dado que la plataforma de síntesis y el FPGA se han seleccionado, el proceso de síntesis comienza en el punto 3 de la introducción con la creación del entorno de síntesis donde se debe reflejar la selección previamente hecha. El paso 4 consiste en la síntesis VHDL que se encarga de convertir el código original VHDL del usuario en ecuaciones lógicas compatibles con las compuertas que tiene el circuito integrado FPGA seleccionado. El punto 5 consiste en la selección de compuertas lógicas específicas, internas al FPGA, donde serán realizadas las funciones lógicas resultantes del paso anterior y su interconectividad, tanto interna como con las terminales de entrada y salida asociadas al diseño. En este punto el usuario deberá definir las terminales físicas donde desea colocar sus entradas y salidas. El punto 6 consiste en la creación de un archivo compatible con el estándar JTAG que contiene la definición de la interconectividad del FPGA objetivo utilizando el sistema ISR. El paso 7 se encarga de vaciar el archivo de interconectividades al dispositivo físico mediante una interfaz ISR. Finalmente, el paso 8 corresponde a la prueba física de la funcionalidad del circuito diseñado.

## Desarrollo.

Con el objeto de conocer y aplicar correctamente el proceso de síntesis en la plataforma Xilinx Spartan-3, el instructor realizará un primer ejemplo de síntesis en forma demostrativa donde los estudiantes conocerán todos los pasos que hay que seguir para realizar una síntesis.

### **1. Demostración de síntesis en la plataforma Xilinx Spartan-3**

Partiendo de la descripción VHDL de la compuerta NAND de dos entradas, realizada en la práctica 2, el instructor realizará la síntesis, programación del FPGA y pruebas físicas del circuito de manera demostrativa. El estudiante deberá tomar nota de todos y cada uno de los pasos y procedimientos para llevar a cabo la síntesis del circuito diseñado y reportará por escrito el procedimiento en cuestión.

### **2. Mapa de interconectividad del multiplexor de 2 a 1**

Realice bajo la supervisión estricta del instructor el procedimiento de síntesis hasta el punto de obtener el mapa de interconectividad del multiplexor de 2 a 1, desarrollado en la práctica 2. Reporte sus resultados.

### **3. Programación y pruebas del multiplexor de 2 a 1**

Una vez que el instructor haya aprobado el procedimiento para obtener el mapa de interconectividad del multiplexor de 2 a 1, realice la programación del FPGA y sus pruebas físicas funcionales. Asigne las entradas a los interruptores deslizables y la salida a un led. Reporte los resultados obtenidos.

## **Cuestionario.**

1. Explique mediante un diagrama de flujo el procedimiento para realizar la síntesis en la plataforma Xilinx Spartan-3.
2. Obtenga la hoja de datos del FPGA utilizada en la presente práctica y realice un resumen con las características principales del circuito.
3. Realice un resumen del manual de usuario de la plataforma Xilinx Spartan-3, resaltando sus principales características.
4. Realice la descripción y simulación VHDL de un demux 2 a 4. Obtenga el mapa de interconectividad de un demux 2 a 4, asocie la entrada a un interruptor así como las dos señales de control, las salidas deben ser asignadas a 4 LED's de su elección. Realice la programación del FPGA y sus pruebas físicas funcionales. Reporte los resultados obtenidos.
5. Repita la pregunta 4 para un medio comparador de un bit, asigne las dos señales de entrada a dos interruptores y las señales de salida a 3 LEDs.

## Práctica 4

# Circuitos combinatoriales básicos

---

### Objetivos.

Reforzar las habilidades adquiridas en el manejo de los entornos de simulación, descripción y síntesis cubiertos en prácticas anteriores mediante la realización del proceso completo de diseño de varios circuitos combinatoriales básicos.

### Habilidades.

Al finalizar esta práctica el estudiante será capaz de manejar con facilidad y experiencia las plataformas de descripción VHDL y síntesis FPGA.

### Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior

### Introducción.

La práctica de los procesos de descripción VHDL y síntesis FPGA requiere el manejo supervisado del proceso completo hasta lograr cierta habilidad para poder realizarlo de manera individual. La presente práctica consiste en repetir los procesos cubiertos en las prácticas anteriores con el objeto de obtener esta habilidad por parte de los estudiantes.

**IMPORTANTE:** Es necesario que los estudiantes realicen el proceso de diseño, hasta el punto de la obtención de los mapas de interconectividad, antes de comenzar la presente práctica para poder efectuar a tiempo la realización completa de la misma. Para poder realizar la práctica deberán mostrar sus resultados preliminares al instructor, de otra manera no podrá utilizar el equipo.

## Desarrollo.

### 1. Codificador BCD a 7 segmentos

Realice la descripción y simulación VHDL de un codificador BCD a 7 segmentos. Revise el manual del usuario de la tarjeta y determine las terminales adecuadas para el uso de los exhibidores., asigne las entradas a los interruptores. Obtenga el mapa de interconectividad y muestre sus resultados al instructor. Realice la programación del FPGA. Reporte el procedimiento. **Nota: el desplegado se llevara acabo en un solo exhibidor.**

### 2. Codificador Hexadecimal a 7 segmentos

Realice la descripción y simulación VHDL de un codificador Hexadecimal a 7 segmentos. Revise el manual del usuario de la tarjeta y determine las terminales adecuadas para el uso de los exhibidores., asigne las entradas a los interruptores. Obtenga el mapa de interconectividad del codificador y muéstrelo al instructor. Realice la programación del FPGA. **Nota: el desplegado se llevara acabo en un solo exhibidor.**

### 3. Medio sumador de 1 bit

Realice el proceso completo de diseño para un medio sumador de 1 bit y muestre sus resultados al instructor. Asigne las entradas a los interruptores deslizables y las salidas a los leds. Realice la programación del FPGA. Reporte el procedimiento.

### 4. Incrementador

Repita el punto 3 de esta práctica para un incrementador de 3 bits y muestre sus resultados al instructor. Realice la programación del FPGA. Reporte el procedimiento.

## Cuestionario.

1. Realice la descripción y simulación VHDL de un sumador completo de 8 bits.
2. Repita el problema 1 del cuestionario para un verificador de paridad en una palabra de 8 bits
3. Repita el problema 1 del cuestionario para un decrementador de 3 bits.
4. Repita el problema 1 del cuestionario para un comparador completo de 1 bit.
5. Repita el problema 1 del cuestionario para un incrementador-decrementador completo de 8 bits.



## Práctica 5

# Flip-flops y Registros

---

### Objetivos.

Realizar la descripción y simulación VHDL de los principales flip-flops y registros, y probar su funcionamiento en la plataforma de síntesis Xilinx Spartan-3.

### Habilidades.

Al finalizar esta práctica el estudiante será capaz de realizar los diferentes tipos de registros y flip-flops así como circuitos que sean basados en estos.

### Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior

### Introducción.

Siendo los Flip-Flop las unidades básicas de todos los sistemas secuenciales, existen cuatro tipos: el RS, el JK, el T y el D. Y los últimos tres se implementan del primero pudiéndose con posterioridad con cualquiera de los resultados confeccionar quienquiera de los restantes.

Un circuito flip-flop puede mantener un estado binario indefinidamente (Siempre y cuando se le este suministrando potencia al circuito) hasta que se cambie por una señal de entrada para cambiar estados. La principal diferencia entre varios tipos de flip-flops es el número de entradas que poseen y la manera en la cual las entradas afecten el estado binario.

## Desarrollo.

**IMPORTANTE:** Es necesario que los estudiantes realicen el proceso de diseño, hasta el punto de la obtención de los mapas de interconectividad, antes de comenzar la presente práctica para poder efectuar a tiempo la realización completa de la misma. Para poder realizar la práctica deberán mostrar sus resultados preliminares al instructor, de otra manera no podrá utilizar el equipo.

### 1. Flip-flop tipo D

Realice la descripción y simulación de un flip-flop tipo D con RST asíncrono, asigne la entrada a un interruptor deslizable, el reloj a un botón pulsador y la salida a un led, programe el FPGA y reporte sus resultados.

### 2. Registro paralelo incondicional

Realice la descripción y simulación VHDL para un registro paralelo incondicional de 4 bits. Reporte los resultados.

### 3. Registro paralelo condicional

Realice la descripción y simulación VHDL de un registro paralelo condicional de 4 bits. Obtenga el mapa de interconectividad y muéstrelo al instructor. Asigne las entradas a los interruptores y las salidas a los leds, la señal de condición asigne a un interruptor momentáneo y la señal de reloj a un interruptor deslizable.

### 4. Registro serie-paralelo desplazamiento a la izquierda condicional

Realice la descripción y simulación VHDL de un registro con desplazamiento a la izquierda condicional de 4 bits. Reporte los resultados.

## Cuestionario.

1. Investigar los diferentes tipos de flip-flops, cuales son los más utilizados y los diferentes tipos de disparo que manejan.
2. Realice la descripción y simulación de un registro con desplazamiento a la derecha condicional de 4 bits.
3. Repita el problema 2 del cuestionario para un registro serie-paralelo con desplazamiento a la derecha condicional de 4 bits.
4. Investigue cuales son las instrucciones de desplazamiento con registros dentro de un microprocesador.
5. Repita el problema 2 del cuestionario para un registro universal de 4 bits.

## Práctica 6

# Maquinas de estados finitos

---

### Objetivos.

Reforzar las habilidades obtenidas en clase sobre el diseño de maquinas de estados finitos.

### Habilidades.

Al finalizar esta práctica el estudiante será capaz de diseñar maquinas de estados finitos para la resolución de problemas.

### Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2

### Introducción.

EL circuito secuencial más simple que existe es la maquina de estados finitos o FSM (Finite-State Machine). Esta máquina se dice que es de estados finitos por que el número de estados (combinacionales lógica posibles de los elementos de memoria) que contiene es una cantidad finita.

### Desarrollo.

#### 1. Investigación.

Investigue como se relacionan las salidas, entradas, transiciones, estados, etc., en la teoría de grafos.

**2. Realice un diagrama a bloques de la estructura arquitectura Mealy**

**3. Realice un diagrama a bloques de la estructura arquitectura Moore.**

**4. Contenedor de agua.**

Proponga la FSM de un sistema de llenado automático de un tinaco, se debe considerar el nivel de agua mínimo en el tinaco para poder encender la bomba y el nivel máximo para poder apagarla. La bomba no podrá activarse si no hay agua en la cisterna, por lo tanto se debe considerar el nivel mínimo de la cisterna en todo momento, es decir, si el agua se termina en la cisterna se deberá apagar la bomba aunque el tinaco no se encuentre lleno.

**Cuestionario.**

1. Mencione las principales diferencias entre las arquitecturas Mealy y Moore.
2. Investigar que es un contador y las diferentes características que estos pueden presentar.
3. Realice la FSM de un contador ascendente modulo 4.
4. Realice la FSM de un contador ascendente modulo 4 con habilitación.

## Práctica 7

# Contadores

---

### Objetivos.

Conocer la forma en que se pueden describir los contadores, algunas de sus aplicaciones y su síntesis en la plataforma de síntesis Xilinx Spartan-3.

### Habilidades.

Al finalizar la práctica el estudiante será capaz de diseñar contadores con diferentes características.

### Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior

### Introducción.

Los flip-flops pueden utilizarse para construir circuitos secuenciales contadores. Existen una clasificación básica de los contadores, que los divide en asíncronos y síncronos, en función de si la señal de reloj dispara en paralelo a todos los flip-flops (síncrono) o no (asíncrono). Además, los contadores pueden clasificarse atendiendo al tipo de secuencia que generan o al número de estados por el que pasan (módulo).

## **Desarrollo.**

**IMPORTANTE:** Es necesario que los estudiantes realicen el proceso de diseño, hasta el punto de la obtención de los mapas de interconectividad, antes de comenzar la presente práctica para poder efectuar a tiempo la realización completa de la misma. Para poder realizar la práctica deberán mostrar sus resultados preliminares al instructor, de otra manera no podrá utilizar el equipo.

### **1. Contador ascendente de 28 bits**

Obtenga el mapa de interconectividad de un contador ascendente de 28 bits que tenga un reset asíncrono activo en alto y donde se encuentren disponibles solamente los cuatro bits más significativos de la cuenta como terminales de salida. Asocie la entrada de reloj al oscilador de la tarjeta Xilinx Spartan-3, el reset al primer interruptor momentáneo y los cuatro bits más significativos de la cuenta a cuatro LEDs de su elección.

### **2. Contador ascendente descendente de 28 bits**

Obtenga el mapa de interconectividad de un contador ascendente descendente de 28 bits que tenga un reset asíncrono activo en alto y donde se encuentren disponibles solamente los cuatro bits más significativos de la cuenta como terminales de salida. Asocie la entrada de reloj al oscilador de la tarjeta Xilinx Spartan-3, el reset al primer interruptor momentáneo, el selector a un interruptor y los cuatro bits más significativos de la cuenta a cuatro LEDs de su elección.

### **3. Contador ascendente con habilitación de 28 bits**

Obtenga el mapa de interconectividad de un contador ascendente de 28 bits que tenga un reset asíncrono activo en alto y donde se encuentren disponibles solamente los cuatro bits más significativos de la cuenta como terminales de salida. Asocie la entrada de reloj al oscilador de la tarjeta Xilinx Spartan-3, el reset al primer interruptor momentáneo, la habilitación a un interruptor y los cuatro bits más significativos de la cuenta a cuatro LEDs de su elección.

### **4. Contador Programable de 28 bits**

Obtenga el mapa de interconectividad de un contador programable de 28 bits que tenga un reset asíncrono activo en alto y donde se encuentren disponibles solamente los ocho bits más significativos de la cuenta como terminales de salida. Asocie la entrada de reloj al oscilador de la tarjeta Xilinx Spartan-3, el reset al primer interruptor momentáneo, la habilitación a un interruptor y los ocho bits más significativos de la cuenta a los LEDs.

## **Cuestionario.**

1. Realice la descripción y simulación VHDL de un contador ascendente de 4 bits así como su FSM

2. Realice la descripción y simulación VHDL de un contador ascendente con borrado síncrono de 4 bits. También realice su FSM.
3. Repita la pregunta 2 del cuestionario para un contador ascendente descendente habilitado con borrado síncrono de 4 bits.
4. Diseñe un circuito que en base a la frecuencia de 50 MHz del reloj de la tarjeta Xilinx Spartan-3 entregue a su salida un pulso de duración de 1 segundo en alto y 1 segundo en bajo. Asocie la salida a un LED de su elección y no se olvide de colocarle un reset asíncrono, activo en alto.

## Práctica 8

# Secuenciadores

---

### Objetivos.

Conocer el funcionamiento y diseño de los secuenciadores, los cuales son muy utilizados en el desarrollo de sistemas digitales.

### Habilidades.

Al finalizar la práctica el estudiante debe conocer la estructura digital de los secuenciadores y ser capaz de diseñar algunos de estos.

### Lista de equipo y materiales:

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior

### Introducción.

Los circuitos secuenciadores son casos especiales de contadores. Un secuenciador es un circuito contador que sigue una secuencia arbitraria, no necesariamente ascendente o descendente.

### Desarrollo.

**IMPORTANTE:** Es necesario que los estudiantes realicen el proceso de diseño, hasta el punto de la obtención de los mapas de interconectividad, antes de comenzar la presente práctica para poder efectuar a tiempo la realización completa de la misma. Para poder realizar la práctica deberán mostrar sus resultados preliminares al instructor, de otra manera no podrá utilizar el equipo.

#### 1. Luces secuenciales

Obtenga el mapa de interconectividad de un circuito de luces secuenciales de 8 bits donde solamente se encuentra un bit activo a la vez y cada cierto periodo  $T$  se desplaza

sucesivamente a la izquierda desde el bit menos significativo hasta el bit más significativo y regresa desplazándose sucesivamente a la derecha hasta el bit menos significativo de forma continua. El periodo  $T$  se puede seleccionar mediante cuatro interruptores desde una décima de segundo hasta 1.6 segundos en pasos de una décima de segundo. Considere que la frecuencia base de reloj es de 50 MHz.

# Proyectos de fin de curso

---

A continuación se muestra una lista de posibles proyectos de fin de curso los cuales pueden ser realizados en un periodo de dos semanas, en forma grupal.

El sistema deberá ser completamente funcional y será necesario entregar un reporte por escrito al momento de su presentación para evaluación.

## Proyecto 1. Frecuencímetro.

---

Obtenga el mapa de interconectividad de un frecuencímetro digital con cuatro dígitos de resolución y que mida en el intervalo de 100 a 999.9 kHz. Considere que la frecuencia base de reloj es de 50 MHz. Calibre la salida del generador de funciones a una forma de onda cuadrada que varíe entre 0 y 3.3V. Conecte el generador de funciones a la terminal asociada como entrada a través del conector A2 de la tarjeta Xilinx Spartan-3 con ayuda del conector tipo Header.

---

## Proyecto 2. Modulador de ancho de pulso PWM (*Pulse Width Modulator*).

---

Diseñar un modulador de ancho de pulso PWM con una frecuencia de salida de 1 kHz y que permita modular el ancho de pulso desde el 0 hasta el 100% en pasos de 1% mediante la combinación lógica de 7 interruptores que el usuario puede manipular. Asocie la salida PWM a una terminal libre del puerto externo A2 de la tarjeta Xilinx Spartan-3. Conecte el osciloscopio a la terminal asociada con la salida del puerto A2 mediante el uso del conector tipo Header, supervisado por el instructor. Modifique los valores del ciclo de trabajo deseado y reporte sus resultados

---

## Proyecto 3. Motor a pasos.

---

Diseñe un control de motor a pasos unipolar de 4 fases que permita la selección entre pasos completos y medios pasos, sentido de giro conforme a las manecillas del reloj o sentido inverso. El usuario puede seleccionar la velocidad de movimiento mediante la combinación lógica de 4 interruptores desde 1 décima de segundo y hasta 1.6 segundos en incrementos de una décima de segundo. El usuario también puede fijar el número de pasos entre 1 y 16 mediante la combinación lógica de otros 4 interruptores. El movimiento inicia con una señal dada por el usuario a través de un interruptor momentáneo y el sistema indica cuando se ha completado el movimiento mediante la activación de un LED. Asocie las salidas del motor a pasos a 4 LEDs.

---

## Proyecto 4. Maquina expendedora.

---

Diseñe una maquina expendedora que reciba monedas de \$1, \$2, \$5 y \$10 pesos, el costo del producto sea de \$6 pesos, asocie las entradas a 4 interruptores, se debe indicar mediante los exhibidores la suma del crédito acumulado, al llegar al precio del producto debe indicarse la entrega mediante un led encendido, si se entrega producto el cambio que se entrega debe mostrarse en los exhibidores.

---

Proyecto 5. Cronometro.

---

Diseñe un cronometro el cual debe ser desplegado en los 4 exhibidores de la tarjeta. Debe contar con un botón de inicio de cuenta, uno de paro momentáneo y un reset maestro.

---

## Lista de equipo y materiales

En la tabla 1 se presenta una lista con el equipo necesario para la realización de las 8 prácticas del presente manual. El equipo citado es necesario por cada mesa de laboratorio donde se pueden agrupar de dos a cuatro estudiantes por equipo.

Cantidad	Descripción
1	Computadora PC
1	Licencia Active-HDL 6.2
1	Tarjeta de desarrollo Xilinx Spartan-3
1	Licencia del Xilinx Web Pack 6.0 ó superior
1	Osciloscopio con puntas
1	Generador de funciones con puntas

Tabla 1. Lista de material y equipo por mesa de trabajo.

En la tabla 2 se muestra la lista de material necesario para la realización de la práctica 1.

Cantidad	Descripción
2	74LS04
2	CD4046
1	74LS14
2	Resistencia de 1k $\Omega$
1	Capacitor de 0.1 uF
1	Capacitor de 0.01 uF
1	LM555
1	Oscilador de cristal
2	Potenciómetros 10 k $\Omega$
1	Plantilla de experimentos
1	Manual ECG o manual de reemplazos

Tabla 2. Material para la práctica 1.

La realización de los proyectos finales pueden requerir de otros materiales y/o equipos que no se encuentran listados en la tabla anterior.

# Bibliografía

---

## Texto base.

[1] Romero-Troncoso R. de J., *Sistemas Digitales con VHDL*, Ediciones Legaria, México, 2004.

## Texto complementario.

[2] Chang K. C., *Digital Systems Design with VHDL and Synthesis*, An integrated approach, The IEEE Computer Society Press, NJ, 1999.

## Información relevante.

[3] Xilinx Inc., *The Spartan-3 FPGA family data sheet*, Xilinx Inc., 2006.

[4] Xilinx Inc, *Spartan-3 Starter Kit Board User Guide*, Xilinx Inc., 2004.

## Sitios web de interés.

<http://www.hspdigital.org>

<http://www.xilinx.com>

<http://www.aldec.com>

<http://www.ti.com>